

ІНТЕРФЕЙС ДЛЯ ЗАБЕЗПЕЧЕННЯ ВЗАЄМОДІЇ ПРОЦЕСОРА ТА ПРИСТРОЮ, ЩО РЕАЛІЗУЄ НЕЙРОННУ МЕРЕЖУ

*канд. техн. наук, доц. О.Ф. Даниленко, студ. С.Ю. Ягнюков,
Національний технічний університет "Харківський політехнічний
інститут", м. Харків*

Вступ. У цьому дослідженні автори ставлять за мету створити інтерфейс передачі даних та команд для організації сумісної роботи процесору(ів) архітектури фон Неймана з одного боку, та пристрою(ів), що реалізують нейронну мережу, з іншого боку.

Відомо, що нейронні мережі є гнучким інструментом, що можуть забезпечити відображення вхідної інформації у вихідну, адаптивність, відмовостійкість та ін. У той же час, на практиці при автономній роботі нейронні мережі не можуть забезпечити готові рішення. Їх необхідно інтегрувати у складні системи.

Найбільш ефективним засобом реалізації штучних нейронних мереж є вироботи, паралелізм яких реалізовано апаратно. Реалізація на FPGA найбільш точно передає паралельну архітектуру нейронів та надає можливість переконфігурації.

У останній час багато виробників напівпровідникових виробів та мікроконтролерів почали випускати так звані системи на кристалі (англ. *System-on-a-Chip, SoC*), які мають у своєму складі не тільки мікроконтролер, але й пристрої для апаратного прискорення процесу за рахунок паралелізму (напр., FPGA, CPLD, DSP). Найбільших досягнень у цьому досягла компанія Xilinx, Inc. Для взаємодії процесорної частини та FPGA компанія розробила інтерфейс AXI, який є спадкоємцем ARM AMBA.

Висновок. У подальшому автори ставлять за мету розробити інтерфейс, який би полегшив розробку нейрокомп'ютерних виробів на системах на кристалі. Інтерфейс планується протестувати на SoC компанії Xilinx, Inc, зробивши його підмножиною AXI інтерфейсу. Він повинен передбачати зручну можливість передачі вхідних та вихідних параметрів, зберігати топологію, структуру нейронної мережі та ваги її синапсів. Створення цього інтерфейсу передуватиме іншому дослідженню: стандартизація розробки нейрокомп'ютерних виробів на базі SoC. Також треба відмітити, що інтерфейс повинен бути універсальним, тому планується проаналізувати SoC найбільш значних виробників, щоб зробити можливим використання інтерфейсу не тільки на системах на кристалі компанії Xilinx, Inc.